

843.43760X00

IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

Applicant(s): KAWAKUBO, Yosuke

Serial No.: Not yet assigned

Filed: April 8, 2004

Title: STORAGE UNIT

Group: Not yet assigned

LETTER CLAIMING RIGHT OF PRIORITY

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

April 8, 2004

Sir:

Under the provisions of 35 USC 119 and 37 CFR 1.55, the applicant(s) hereby claim(s) the right of priority based on Japanese Patent Application No.(s) 2004-038599, filed February 16, 2004.

A certified copy of said Japanese Application is attached.

Respectfully submitted,

ANTONELLI, TERRY, STOUT & KRAUS, LLP

  
Ronald J. Shore  
Registration No. 28,577

RJS/alb  
Attachment  
(703) 312-6600

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日      2004年  2月16日  
Date of Application:

出願番号      特願2004-038599  
Application Number:

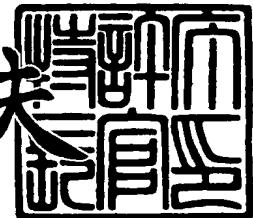
[ST. 10/C] :      [JP2004-038599]

出願人      株式会社日立製作所  
Applicant(s):

2004年  3月17日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



【書類名】 特許願  
【整理番号】 K04000121  
【提出日】 平成16年 2月16日  
【あて先】 特許庁長官殿  
【国際特許分類】 G06F 3/06  
【発明者】  
【住所又は居所】 神奈川県小田原市中里322番2号 株式会社日立製作所 R A  
IDシステム事業部内  
【氏名】 川久保 洋輔  
【特許出願人】  
【識別番号】 000005108  
【氏名又は名称】 株式会社日立製作所  
【代理人】  
【識別番号】 100080001  
【弁理士】  
【氏名又は名称】 筒井 大和  
【電話番号】 03-3366-0787  
【手数料の表示】  
【予納台帳番号】 006909  
【納付金額】 21,000円  
【提出物件の目録】  
【物件名】 特許請求の範囲 1  
【物件名】 明細書 1  
【物件名】 図面 1  
【物件名】 要約書 1

**【書類名】特許請求の範囲****【請求項 1】**

データを記憶する記憶デバイスと、  
前記記憶デバイスに対するデータの書き込み／読み出しを制御する記憶デバイス制御部と、  
上位装置とのインターフェースを制御するチャネル制御部と、  
前記上位装置と前記記憶デバイスとの間で書き込み／読み出しされるデータを一時的に格納するキャッシングメモリと、  
前記キャッシングメモリに対してデータを書き込み／読み出しこの通常動作モードの電圧を前記キャッシングメモリに供給する第1電源と、  
前記キャッシングメモリに格納されているデータを保持するバックアップ動作モードの電圧を前記キャッシングメモリに供給する第2電源とを有することを特徴とする記憶装置。

**【請求項 2】**

請求項1記載の記憶装置において、  
前記第1電源および前記第2電源はそれぞれ、電源外部からの指令により出力電圧を変更可能な機能を持ち、  
前記キャッシングメモリに対する前記第1電源による給電経路と前記第2電源による給電経路とを切り換え、この切り換えの際に、選択しようとする一方の前記第1電源または前記第2電源の出力電圧を、選択しない他方の前記第2電源または前記第1電源の出力電圧よりも高い値になるように電圧値を制御して前記キャッシングメモリへの給電経路を切り換える制御手段をさらに有することを特徴とする記憶装置。

**【請求項 3】**

請求項2記載の記憶装置において、  
前記制御手段は、前記第1電源による給電経路から前記第2電源による給電経路への切り換えの際に、前記第1電源の出力電圧を第1電圧値から前記第1電圧値よりも低い第2電圧値に変更することを特徴とする記憶装置。

**【請求項 4】**

請求項2記載の記憶装置において、  
前記制御手段は、前記第2電源による給電経路から前記第1電源による給電経路への切り換えの際に、前記第2電源の出力電圧を第3電圧値から前記第3電圧値よりも低い第4電圧値に変更することを特徴とする記憶装置。

**【請求項 5】**

請求項2記載の記憶装置において、  
前記制御手段は、前記第1電源による給電経路から前記第2電源による給電経路への切り換えの際に、前記第2電源の出力電圧を第5電圧値から前記第5電圧値よりも高い第6電圧値に変更することを特徴とする記憶装置。

**【請求項 6】**

請求項2記載の記憶装置において、  
前記制御手段は、前記第2電源による給電経路から前記第1電源による給電経路への切り換えの際に、前記第1電源の出力電圧を第7電圧値から前記第7電圧値よりも高い第8電圧値に変更することを特徴とする記憶装置。

**【請求項 7】**

請求項1記載の記憶装置において、  
前記第1電源の入力側に接続した第1接続手段をさらに有し、  
前記第2電源から給電しているときに、前記第1接続手段をオフにすることを特徴とする記憶装置。

**【請求項 8】**

請求項1記載の記憶装置において、  
前記第2電源の出力端子と前記キャッシングメモリの給電端子との間に接続した第2接続手段と、

前記第2電源の出力電圧を監視する監視手段とをさらに有し、  
前記第1電源から給電するときに、前記第2接続手段をオフにして前記監視手段により  
前記第2電源の出力電圧を監視することを特徴とする記憶装置。

**【請求項9】**

請求項1記載の記憶装置において、  
前記第1電源は、高速応答型のDC-DCコンバータからなり、  
前記第2電源は、高電力効率型のDC-DCコンバータからなることを特徴とする記憶  
装置。

**【請求項10】**

請求項1記載の記憶装置において、  
前記記憶デバイスは複数からなり、前記複数の記憶デバイスが冗長性を持つように配置  
されていることを特徴とする記憶装置。

【書類名】明細書

【発明の名称】記憶装置

【技術分野】

【0001】

本発明は、記憶装置に関し、特に、記憶デバイスが冗長性を持つように配置されている RAID (Redundant Array of Inexpensive Disks) システムの給電技術に適用して有効な技術に関する。

【背景技術】

【0002】

本発明者が検討したところによれば、従来の RAID システム、およびこの RAID システムの給電技術に関しては、以下のような技術が考えられる。

【0003】

本発明者が検討した従来の RAID システムは、データを記憶するハードディスクドライブ、ハードディスクドライブに対するデータの書き込み／読み出しを制御するディスクアダプタ、上位 CPU とのインターフェースを制御するチャネルアダプタ、上位 CPU とハードディスクドライブとの間で書き込み／読み出しされるデータを一時的に格納するキャッシュメモリ、キャッシュメモリに対するデータの書き込み／読み出しを切り換えるキャッシュスイッチ、装置全体の構成情報や動作の進行状況を管理する情報を記憶する共有メモリや、給電系の AC-D C 電源、DC-D C 電源、バッテリなどから構成される。

【0004】

この従来の RAID システムにおいては、上位 CPU からの書き込みデータはキャッシュメモリに一旦書き込まれてからハードディスクドライブへ格納される。このとき、キャッシュメモリに格納されたデータはすぐにハードディスクドライブへ書き込み処理する必要は無く、RAID システムの稼動状況に応じて処理を行えばよい。キャッシュメモリからハードディスクドライブへデータの書き込みが行われていなくても、上位 CPU からはキャッシュメモリに一時的に格納されたデータをアクセスすればよく、さらには、キャッシュメモリはハードディスクドライブに比べてアクセス速度が速いために、上位 CPU からは高速のデータアクセスが行える利点もある。RAID システムにおいて、データアクセス性能的にはキャッシュメモリの記憶容量は大きいほど好ましい。

【0005】

従って、従来の RAID システムでは、記憶容量が大きく、コスト的にも有利な DRAM (Dynamic Random Access Memory) を多数使用している。このキャッシュメモリに使用される DRAM は、SRAM (Static Random Access Memory) に比べてアクセス速度は劣るが記憶容量的に有利であり、またフラッシュメモリに比べてコストと記憶容量の両面で有利である。その反面、DRAM は揮発性メモリであることから、データ記憶（保持）のために常に電源電圧を供給し続ける必要があり、また DRAM 特有のリフレッシュ動作（内部キャパシタの定期的な再チャージ動作）をさせる必要がある。

【0006】

このように、DRAM は揮発性メモリであり、キャッシュメモリのデータがハードディスクドライブへ格納されていない状況下で停電などの電源障害が発生すると、キャッシュメモリへの給電停止によりキャッシュメモリのデータ（ハードディスクドライブへの未書き込みデータ）が揮発（データロスト）するため、RAID の電源給電システムでは、停電時においてはバッテリ給電に切り換えてキャッシュメモリへの給電を継続するなどの、キャッシュメモリのデータを揮発させないための機能が必要となっている。

【0007】

たとえば、記録データの信頼的な観点から言えば、停電などの電源障害が起きた場合においても、キャッシュメモリ内に存在するハードディスクドライブへの未書き込みデータをハードディスクドライブへ格納処理してからシステムを停止させるのが本質的には望ましいが、これを実現するには UPS (Uninterruptible Power

Supply)などの高コストの電力設備が必要となる。

#### 【0008】

このため、従来のシステムでは、低成本でデータロストを防止できる方法として、キャッシュメモリのデータのバッテリバックアップ方法を採用している。このバッテリバックアップ方法では、停電障害時においては、キャッシュメモリへの給電のみをバッテリで支えるだけでもよく、キャッシュメモリ(DRAM)は一旦バックアップ動作モードに切り換えればデータアクセスが禁止されて自身の消費電流が減少するため、バッテリ性能および電力容量共に低成本の鉛蓄電池で十分まかなえる。また、装置搭載可能な実装スペースで対応できる。

#### 【0009】

以上の背景より、本発明者が検討した従来のRAIDシステムにおける給電システムでは、たとえば特許文献1に記載されるような給電経路となっている。すなわち、特許文献1には、商用電源の交流電圧を直流電圧に変換し、この変換された直流電圧をキャッシュメモリの通常動作に必要な電圧に変換してキャッシュメモリに供給する通常給電系と、停電などの電源障害が起きた場合に対応し、バッテリの電圧をキャッシュメモリのバックアップ動作に必要な最小限の電圧に変換してキャッシュメモリに供給するバッテリ給電系との2系統を設ける技術が開示されている。

【特許文献1】特開2001-290608号公報

#### 【発明の開示】

#### 【発明が解決しようとする課題】

#### 【0010】

ところで、前記のような本発明者が検討した従来のRAIDシステムにおける給電システムに関して、本発明者が検討した結果、以下のようなことが明らかとなった。

#### 【0011】

たとえば、本発明者が検討した従来のRAIDシステムにおける給電システムは、図9に示すような構成となっている。図9を用いて、本発明者が検討した従来のRAIDシステムにおける給電システムの構成および動作の一例を説明する。

#### 【0012】

本発明者が検討した従来のRAIDシステムにおける給電システム61は、図9に示すように、上位CPU2、商用電源3に接続され、キャッシュメモリ(CACHE)62、ハードディスクドライブ(HDD)11、ディスクアダプタ(DKA)12、チャネルアダプタ(CHA)13、キャッシュスイッチ(CSW)15や、AC-DC電源(1)63～(4)66、バッテリ67、DC-DC電源(1)68、(2)69などから構成される。

#### 【0013】

この給電システム61の構成において、キャッシュメモリ62に対しては、AC-DC電源(2)64→スイッチ(SW1)→メモリ71への経路と、バッテリ67→DC-DC電源(2)69→スイッチ(SW2)→メモリ71への経路とが設けられ、前者は通常動作モードの給電系であり、後者はバックアップ動作モードの給電系である。また、AC-DC電源(1)63から、キャッシュメモリ62、ディスクアダプタ12、チャネルアダプタ13、キャッシュスイッチ15にそれぞれ給電され、AC-DC電源(4)66からハードディスクドライブ11に給電されている。なお、バッテリ67は、通常、AC-DC電源(3)65→DC-DC電源(1)68を介して常に充電が行われている。

#### 【0014】

このような給電システム61において、通常、RAIDシステム全体の給電はAC-DC電源(1)63～(4)66で行われ、キャッシュメモリ62への給電はAC-DC電源(2)64が担っている。このとき、スイッチ(SW1)はオン状態である。このような状態において、停電が生じたとき、AC-DC電源(1)63～(4)66は停止するが、キャッシュメモリ62の給電についてはAC-DC電源(2)64の出力電圧の低下を検知すると同時に、給電切換制御回路72がスイッチ(SW2)をオンにして、一時的

にバッテリ67（DC-DC電源（2）69）とAC-DC電源（2）64の両者から給電を行った後にスイッチ（SW1）をオフにして、最終的にバッテリ67からの給電経路に完全に切り換える。このため、キャッシングメモリ62への給電は継続されて、ハードディスクドライブ11への未書き込みデータのロストは生じない。

#### 【0015】

しかしながら、前記のような給電システム61において、キャッシングメモリ62に使用しているメモリ71のDRAMの動作電圧は、一例として3.3V±10%であるので、AC-DC電源（2）64の出力電圧が一例として3.3V-7%に低下したときに前述の給電経路の切り換えを開始する。この給電経路の切り換えにおいて、キャッシングメモリ62は、給電電圧が-7%から-10%に低下する短時間（μSオーダー）に自身の動作をバックアップ動作モードに移行して消費電流を下げ、バッテリ67の給電能力でまかなえるようにする必要がある。このため、従来の給電システム61では、上記の給電電圧の監視から給電経路の切り換えを行う一連の制御回路は非常に感度の高い回路構成を採用せざるを得ず、たとえばノイズなどの外的要素に対して実装の工夫などの対処が必要となっていた。

#### 【0016】

また、従来の給電システム61では、AC-DC電源（1）63～（4）66の耐力を超える瞬時停電が生じた場合は、必ずキャッシングメモリ62がバックアップ動作状態（当該キャッシングメモリ62は使用できない状態）に陥るため、データロストは無いものの、実質装置の稼動が停止する。この復旧には保守員の介在が必要となる。このように、従来のRAIDシステムにおける給電システム61は停電耐力に改善の余地がある。

#### 【0017】

以上の問題点は、根本的に給電システムの瞬時停電耐力を高めることで解決でき、また瞬時停電耐力が高くなれば停電または瞬時停電時においても、キャッシングメモリのデータをハードディスクドライブへ格納処理（ディステージ処理）することも可能になり、より信頼性の高いRAIDシステムを構築できる。ただし、停電耐力が向上してディステージ処理が可能になつても、キャッシングメモリのデータバックアップは必要と考えられている。この理由は、ディステージ処理中にハードディスクドライブの障害などによりデータ格納処理が繰り返される場合においては、停電耐力の許容範囲を超えてしまう可能性があるためである。従って、このようなケースにおいては、ディステージ処理からキャッシングメモリのデータバックアップ処理に移行させる必要がある。

#### 【0018】

そこで、本発明の目的は、キャッシングメモリの動作モードに応じて最適な電源から給電を行うことができ、特に安定した給電経路の切り換えを行うことによるとともに、電圧変動が少ない電圧精度の高い給電を実現することができる、RAIDシステムなどのような記憶装置の給電技術を提供することにある。

#### 【0019】

具体的には、キャッシングメモリの通常動作モード専用の電源による給電経路とバックアップ動作モード専用の電源による給電経路とを切り換えて給電することで、安価で一般的な電源を使用しながら、プリバイアス現象を回避し、ダイオードOR回路を使用しない給電経路の切り換え方法を実現することができるシステム構成を提供するものである。

#### 【0020】

本発明の前記ならびにその他の目的と新規な特徴は、本明細書の記述および添付図面から明らかになるであろう。

#### 【課題を解決するための手段】

#### 【0021】

本願において開示される発明のうち、代表的なものの概要を簡単に説明すれば、次のとおりである。

#### 【0022】

本発明は、データを記憶する記憶デバイスと、記憶デバイスに対するデータの書き込み

／読み出しを制御する記憶デバイス制御部と、上位装置とのインターフェースを制御するチャネル制御部と、上位装置と記憶デバイスとの間で書き込み／読み出しされるデータを一時的に格納するキャッシングメモリなどを有する記憶装置に適用され、以下のような特徴を有するものである。

#### 【0023】

(1) キャッシュメモリに対してデータを書き込み／読み出しする通常動作モードの電圧をキャッシングメモリに供給する第1電源と、キャッシングメモリに格納されているデータを保持するバックアップ動作モードの電圧をキャッシングメモリに供給する第2電源とを有するものである。すなわち、通常動作モードのときはメモリ通常動作モード専用の電源から給電し、バックアップ動作モードのときはメモリバックアップ動作モード専用の電源から給電することで、キャッシングメモリの動作モードに応じて最適な電源から給電を行うことができるようになる。

#### 【0024】

(2) 第1電源および第2電源はそれぞれ、電源外部からの指令により出力電圧を変更可能な機能を持ち、キャッシングメモリに対する第1電源による給電経路と第2電源による給電経路とを切り換え、この切り換えの際に、選択しようとする一方の第1電源または第2電源の出力電圧を、選択しない他方の第2電源または第1電源の出力電圧よりも高い値になるように電圧値を制御してキャッシングメモリへの給電経路を切り換える制御手段を有するものである。すなわち、選択しようとする電源の出力電圧を、選択しない電源の出力電圧よりも相対的に高い値になるように電圧可変操作して、選択側の電源の動作が停止しないようにすることで、安定した給電経路の切り換えを行うことによって、電圧変動が少ない電圧精度の高い給電を実現することができるようになる。

#### 【0025】

(3) 第1電源の入力側に接続した第1接続手段をさらに有し、第2電源から給電しているときに、第1接続手段をオフにするものである。すなわち、メモリバックアップ動作モード専用の電源から給電しているとき、メモリ通常動作モード専用の電源の入力側に設けたスイッチをオフにして、メモリ通常動作モード専用の電源の動作を停止することで、バックアップ動作モード時のバッテリ消費電流を削減することができ、またバッテリ容量も少なくすることができるようになる。

#### 【0026】

(4) 第2電源の出力端子とキャッシングメモリの給電端子との間に接続した第2接続手段と、第2電源の出力電圧を監視する監視手段とを有し、第1電源から給電するときに、第2接続手段をオフにして監視手段により第2電源の出力電圧を監視するものである。すなわち、メモリ通常動作モード専用の電源から給電するとき、メモリバックアップ動作モード専用の電源の出力とキャッシングメモリの給電端子との間に設けたスイッチをオフにして、メモリバックアップ動作モード専用の電源の出力電圧を監視回路により監視することで、事前にキャッシングメモリのデータロストを防止することができるため、データの信頼性を向上させることができるようになる。

#### 【0027】

(5) 第1電源は高速応答型のDC-DCコンバータからなり、第2電源は高電力効率型のDC-DCコンバータからなるものである。すなわち、メモリ通常動作モード専用の電源には高速応答型のDC-DCコンバータを使用し、メモリバックアップ動作モード専用の電源には高電力効率型のDC-DCコンバータを使用することにより、通常動作モードにおけるセルフリフレッシュ、集中リフレッシュ時の大電流かつ急峻な電流変化に対しては、高速応答型のメモリ通常動作モード専用の電源が給電するため、キャッシングメモリへの給電を電圧変動が少なく安定にすることができ、またバックアップ動作モードにおける小電流供給時は、高電力効率のメモリバックアップ動作モード専用の電源が給電をまかることで、より一層、バッテリの電力消費を減らすことができるようになる。

#### 【0028】

(6) 記憶デバイスは複数からなり、複数の記憶デバイスが冗長性を持つように配置さ

れているものである。すなわち、記憶装置を、複数の記憶デバイスが冗長性を持つように配置されているR A I Dシステムに適用することで、キャッシングメモリの通常動作モードにおいても、また停電時のバックアップ動作モードにおいても、安定したメモリ給電を行うことができるので、データ格納の信頼性が高いR A I Dシステムを構築することができるようになる。

### 【0029】

具体的に、本発明においては、メモリ通常動作モード専用に使用する電源とメモリバックアップ動作モード専用に使用する電源を設けて、それぞれの出力端子同士をコモン接続し、各電源をキャッシングメモリの動作モードに応じて切り換えて給電する。このとき、各電源の切り換えにおいて、選択側の電源の出力電圧を他方の電源より相対的に高くなるように電圧制御することで、選択側の電源の動作が停止しないようにするものである。これにより、安価で一般的な電源を使用しながら、プリバイアス現象を回避し、ダイオードOR回路を使用しない給電経路の切り替え方法を実現することができるようになる。

### 【発明の効果】

#### 【0030】

本願において開示される発明のうち、代表的なものによって得られる効果を簡単に説明すれば以下のとおりである。

#### 【0031】

本発明によれば、キャッシングメモリの動作モードに応じて最適な電源から給電を行うことができ、特に安定した給電経路の切り替えを行うことができるとともに、電圧変動が少ない電圧精度の高い給電を実現することができる。

### 【発明を実施するための最良の形態】

#### 【0032】

以下、本発明の実施の形態、および本発明の実施の形態に対する比較例を図面に基づいて詳細に説明する。なお、実施の形態、および実施の形態に対する比較例を説明するための全図において、同一の機能を有する部材には原則として同一の符号を付し、その繰り返しの説明は省略する。

#### 【0033】

##### (実施の形態に対する比較例)

まず、図7を用いて、本発明の記憶装置を適用した実施の形態に対する比較例のR A I Dシステムにおける給電システムの構成の一例を説明する。図7は、本実施の形態に対する比較例のR A I Dシステムにおける給電システムを示す構成図である。

#### 【0034】

本実施の形態に対する比較例のR A I Dシステムにおける給電システムは、発明が解決しようとする課題において前述したように、ディステージ処理中にハードディスクドライブの障害などによりデータ格納処理が繰り返される場合において、停電耐力の許容範囲を超えてしまう可能性があるようなケースにおいては、ディステージ処理からキャッシングメモリのデータバックアップ処理に移行させる必要があるため、これに対応した給電システムである。

#### 【0035】

すなわち、本実施の形態に対する比較例のR A I Dシステムにおける給電システム51は、図7に示すように、上位C P U 2、商用電源3に接続され、キャッシングメモリ(C A C H E)52、ハードディスクドライブ(H D D)11、ディスクアダプタ(D K A)12、チャネルアダプタ(C H A)13、キャッシングスイッチ(C S W)15や、A C-D C電源16、バッテリ17などから構成される。キャッシングメモリ52には、メモリ53、D C-D C電源(1)54～(3)56、スイッチ57、58などが備えられている。

#### 【0036】

この給電システム51の構成において、商用電源3が停電し、A C-D C電源16の出力電圧の低下が始まると、A C-D C電源16と冗長接続されたバッテリ17から給電が始まり、給電電圧が一例として54V以下となった後、所定時間状態監視を続けてからテ

イステージを開始する。チャネルアダプタ13が上位CPU2の切り離しを行った後、キャッシュメモリ52上のメモリ(DRAM)53内のデータのハードディスクドライブ11への書き込み終了を待ってディステージ処理が完了する。この一連のディステージ処理中において、ディスクアダプタ12、チャネルアダプタ13、キャッシュスイッチ15などの各パッケージはそれぞれ自身の処理が終了した時点で、スタンバイ電力の削減のために順次スイッチをオフにして給電経路から切り離し、最終的に給電経路にはキャッシュメモリ52だけが残るよう制御を行い、ディステージ終了後はキャッシュメモリ52のデータバックアップを行う。

### 【0037】

たとえば、RAIDシステムにおける給電システムでは、給電電流で生じる給電経路の損失(銅損)を考慮すると、給電電圧は高い方が有利なため、通信機器関係で一般的な48Vの給電系の電源システムを採用している。受電する電圧の最低～最大電圧を36V～60Vと定め、バッテリの充電最大電圧など、諸要素を検討して最終的にAC-DC電源の出力は56V、バッテリ電圧は54Vに決定している。しかしながら、この例はあくまで一例である。

### 【0038】

なお、ディスクアダプタ12、チャネルアダプタ13、キャッシュスイッチ15などの各パッケージ内のスイッチは活線挿抜時のスロースタート用のスイッチであるが、上記ディステージ処理中の各パッケージ切り離しの際にも使用する。ただし、キャッシュメモリ52のパッケージ内のメモリ53への給電経路のスイッチのみはメモリバックアップを行うためにオフにしない。

### 【0039】

しかしながら、本実施の形態に対する比較例のRAIDシステムにおける給電システム51でも、以下に示すような課題がある。

### 【0040】

#### (1) メモリのバックアップモードにおける給電システムの課題

従来のRAIDシステムにおける給電システム(図9)では、停電が生じた場合、キャッシュメモリのみバッテリで給電を継続させていたが、本実施の形態に対する比較例のRAIDシステムにおける給電システム51では、停電が生じた場合、バッテリ17からの給電によってRAIDシステム全体をディステージ処理に必要な所要時間支えた後、キャッシュメモリ52のデータバックアップを行う。このため、バッテリ17には給電能力に優れ、またコンパクトなニッケル水素バッテリを選択するが、コスト面や装置実装スペース的にバッテリの搭載能力は限られているため、負荷消費電力の削減と同時に、給電システム51においては高い電力効率特性が求められている。

### 【0041】

特に、キャッシュメモリ52の給電に使用されるDC-DC電源(1)54およびDC-DC電源(2)55においては、通常動作モードにおける大電流供給時だけではなく、バックアップ動作モードにおける小電流供給時においても電力効率が高くなればならない。この理由は、限られたバッテリ容量の中で、ディステージ処理に使用されるバッテリ電力が大きく、残バッテリ容量でキャッシュメモリ52のデータバックアップを長時間(たとえば24時間)行う必要があるためである。

### 【0042】

#### (2) メモリの通常動作モードにおける給電システムの課題

本実施の形態に対する比較例のRAIDシステムにおける給電システム51では、キャッシュメモリ52内のメモリ53に転送レートが速いDDRメモリ(デュアル・データ・レート・メモリと呼ばれるDRAMの一種)が使用されるとすれば、DDRメモリの動作電圧範囲は2.5V±8%であり、従来使用のメモリに比べて高い精度の給電を要求されている。また、キャッシュメモリ52は必要に応じて増設されることから、メモリ給電においては、小電流～大電流域の広範囲でロードレギュレーションの良い給電システムにする必要がある。

**【0043】**

さらに、メモリ53の集中的なリフレッシュ動作が行われる際は、過渡的な消費電流変化が大きい。この過渡的な電流は高スルーレート（速い傾き）で変化するため、メモリ給電に使用されるDC-DC電源(2)55においては、メモリ53の通常動作モードにおける大電流の高スルーレート変化に対応して出力電圧の変動が少ない特性・能力が要求されている。たとえば、図8に示すように、通常動作時には、(a)のように負荷電流の傾きは緩やかで、この場合には(b)のように出力電圧の変動が小さい。しかし、集中的なリフレッシュ動作時には、(c)のように負荷電流の傾きは急峻となり、この場合に、通常は(d)のように出力電圧の変動が大きくなるが、ここで使用する電源には、このような負荷電流の急峻な傾きに対しても、(e)のように出力電圧の変動が少ないものが必要となる。

**【0044】**

すなわち、本実施の形態に対する比較例のRAIDシステムにおける給電システム51では、以下に示すような問題点がある。

**【0045】**

図7に示す本実施の形態に対する比較例のRAIDシステムにおける給電システム51では、DC-DC電源(1)54とDC-DC電源(2)55をシリーズ接続した構成としており、DC-DC電源(2)55については、上記(1)の課題を解決する方法として高速応答型のDC-DCコンバータを適用している。この高速応答型のDC-DCコンバータは、マイクロプロセッサなどの用途にも使用される電源であり、特に過渡負荷変化に対して電圧変動が非常に少ないなどの優れた特徴がある。ただし、12V入力アーキテクチャのため、今回のアプリケーションのように56V入力アーキテクチャの場合、同図に示すように一旦12Vへ電圧を変換するDC-DC電源(1)54が必要になっている。

**【0046】**

しかし、DC-DC電源(1)54のDC-DCコンバータにおいては、自身の制御回路が消費する固定損失があるため、小電流供給域のメモリバックアップ動作においては電力効率が低下するのが一般的であり、さらには上記(2)の課題に対応すべくDC-DCコンバータを2段にするシリーズ接続が必須になっていることから、図7の給電システム51の構成は電力効率が低いという問題点がある。

**【0047】**

一方、上記(1)の課題の電力効率の問題を解決する方法として、図7のDC-DC電源(2)55を削除してDC-DC電源(1)54を2.5V出力にしたメモリ給電、すなわちDC-DC電源をシリーズ接続しない給電方法についても検討したが、この給電方法では、入力電圧からの制限でDC-DC電源に高速応答型を適用できないことから、上記(2)の課題に対してはDC-DC電源の出力端子にコンデンサを増設することで対処する方法がある。この方法を、実験にて検討した結果、大容量(数万μF)のアルミ电解コンデンサの取り付けが必須であり、部品実装エリアとコストの両面で実現は困難と判明した。

**【0048】**

以上のように、図7に示す本実施の形態に対する比較例のRAIDシステムにおける給電システム51では、キャッシングメモリ52の通常動作モードにおいて要求される電圧安定特性とバックアップ動作モードにおいて要求される高い電力効率とが両立しないという問題があり、その解決の方法として、通常動作モード専用の電源とバックアップ動作モード専用の電源を用意して、キャッシングメモリの動作モードに応じて給電経路を切り換えて給電する方法を考案した。

**【0049】**

この電源の給電経路の切り換え方法においては、従来のRAIDシステムにおける給電システム(図9)のようにダイオードOR回路を用いたり、これを応用するのが一般的であるが、上記(2)の課題で述べた通りDDRメモリの給電においては高い電圧精度を要

求されており、ダイオードOR回路方式ではダイオード自身に流れる電流によって生じる電圧ドロップ(VF)がロードレギュレーションの悪化や過渡負荷変動を増長させてしまうなど、電圧精度を損なうために好ましくない。

#### 【0050】

しかしながら、ダイオードOR回路のような接続をせずに、2台の電源の出力端子同士をコモン接続した場合は、一般的に電源のプリバイアス現象によって出力電圧が不安定になるケースがあるため、これを解決する方法が必要である。すなわち、電源は、一般的に出力端子電圧をフィードバック制御して自身の出力電圧を一定に制御するが、複数の電源の出力端子同士がコモン接続されるなど、電源出力端子に外部から電圧が与えられてしまうアプリケーションにおいては、電源の電圧制御が休止(スイッチング停止)してしまう現象が生じる。これは、一般的にプリバイアス現象と呼ばれている。

#### 【0051】

このようなプリバイアス現象にて電圧制御が停止している電源が運転状態に移行する際には、電圧制御の応答遅れが生じるために出力電圧が落ち込むなどの不具合が生じることになる。なお、プリバイアス現象が生じない特殊な電源は存在するが、一般的ではない。

#### 【0052】

そこで、本実施の形態のRAIDシステムにおける給電システムは、前述した本実施の形態に対する比較例のRAIDシステムにおける給電システム51の問題点を解決し、安価で一般的な電源を使用しながら、前述のプリバイアス現象を回避し、ダイオードOR回路を使用しない給電経路の切り替え方法を実現し、キャッシングメモリの通常動作モード専用の給電経路とバックアップ動作モード専用の給電経路とを切り換えて給電できるシステム構成を提供するものである。

#### 【0053】

以下において、本実施の形態のRAIDシステムにおける給電システムについて詳細に説明する。

#### 【0054】

##### (実施の形態1)

図1および図2、3により、本発明の記憶装置を適用した実施の形態1のRAIDシステムにおける給電システムの構成および動作の一例を説明する。図1は、本実施の形態のRAIDシステムにおける給電システムを示す構成図である。図2、3は、本実施の形態のRAIDシステムにおける給電システムの動作を示すタイミングチャートである。

#### 【0055】

まず、図1により、本実施の形態のRAIDシステムにおける給電システムの構成を説明する。

#### 【0056】

本実施の形態のRAIDシステムにおける給電システム1は、上位CPU(上位装置)2、商用電源3に接続され、データを記憶する複数のハードディスクドライブ(HDD；記憶デバイス)11、ハードディスクドライブ11に対するデータの書き込み／読み出しを制御するディスクアダプタ(DKA；記憶デバイス制御部)12、上位CPU2とのインターフェースを制御するチャネルアダプタ(CHA；チャネル制御部)13、上位CPU2とハードディスクドライブ11との間で書き込み／読み出しされるデータを一時的に格納するキャッシングメモリ(CACHE)14、キャッシングメモリ14に対するデータの書き込み／読み出しを切り換えるキャッシングスイッチ(CSW)15や、AC-DC電源16、バッテリ17などから構成される。

#### 【0057】

この給電システム1における電圧給電経路は、外部の商用電源3がAC-DC電源16の入力端子に接続され、このAC-DC電源16の出力端子がダイオード18を介して、ハードディスクドライブ11、ディスクアダプタ12、チャネルアダプタ13、キャッシングメモリ14、キャッシングスイッチ15のそれぞれの受電端子に接続されている。また、バッテリ17の出力端子が、ダイオード19を介して、前述のダイオード18のカソード

側とコモン接続されている。キャッシングメモリ14内については後述する。

#### 【0058】

また、この給電システム1における書き込み／読み出しデータの流れの経路は、外部の上位CPU2の入出力端子がチャネルアダプタ13の入出力端子に接続され、このチャネルアダプタ13の入出力端子がキャッシングスイッチ15の入出力端子を通じてキャッシングメモリ14（メモリ21）の入出力端子に接続されている。さらに、キャッシングメモリ14（メモリ21）の入出力端子がキャッシングスイッチ15の入出力端子を通じてディスクアダプタ12の入出力端子に接続され、このディスクアダプタ12の入出力端子がハードディスクドライブ11の入出力端子に接続されている。

#### 【0059】

キャッシングメモリ14には、データを一時的に格納するメモリ（DRAM）21の他に、DC電圧を所定のDC電圧に変換するDC-DC電源（1）22、DC-DC電源（2）（第1電源）23、DC-DC電源（3）（第2電源）24、DC-DC電源（4）25、DC-DC電源（5）26、給電経路をオン／オフするスイッチ（SW1）（第1接続手段）27、スイッチ（SW2）28、これらのDC-DC電源22～26の動作およびスイッチ27、28のオン／オフを制御するバックアップ制御回路（制御手段）29などが備えられている。バックアップ制御回路29には、DC-DC電源（2）23およびDC-DC電源（3）24の電圧をマイナス側に可変するための指令を発生する電圧可変制御回路30が設けられている。

#### 【0060】

このキャッシングメモリ14における電圧給電経路は、AC-DC電源16、バッテリ17から各ダイオード18、19を介したカソード側のコモン接続ノードが、スイッチ27、28にそれぞれ接続されている。一方のスイッチ27は、DC-DC電源（1）22、DC-DC電源（4）25の入力端子に並列に接続され、一方のDC-DC電源（1）22の出力端子はDC-DC電源（2）23の入力端子に接続され、そしてこのDC-DC電源（2）23の出力端子がメモリ21に接続され、このメモリ21に対して所定の電圧が供給される。他方のDC-DC電源（4）25からの所定の電圧は周辺回路に供給される。他方のスイッチ28は、DC-DC電源（3）24の入力端子に接続され、そしてこのDC-DC電源（3）24の出力端子がメモリ21に接続され、このメモリ21に対して所定の電圧が供給される。また、スイッチ28の入力側に接続されたDC-DC電源（5）26からの所定の電圧はバックアップ制御回路29に供給される。

#### 【0061】

DC-DC電源（1）22～（5）26のうち、特にDC-DC電源（2）23は、メモリ21に対してデータを書き込み／読み出しどる通常動作モードの電圧をメモリ21に供給する電源、いわゆるメモリ通常動作モード専用の電源であり、大電流・高スルーレートの過渡負荷変化に対応した高速応答型のDC-DCコンバータが使用される。また、DC-DC電源（3）24は、メモリ21に格納されているデータを保持するバックアップ動作モードの電圧をメモリ21に供給する電源、いわゆるメモリバックアップ動作モード専用の電源であり、データバックアップ時の低消費電流に合わせて電力効率が高い高電力効率型のDC-DCコンバータが使用される。

#### 【0062】

さらに、DC-DC電源（2）23およびDC-DC電源（3）24は、それぞれ個別に、電源外部のバックアップ制御回路29内の電圧可変制御回路30からの指令により出力電圧を低い電圧に変更可能な機能、すなわちマイナス側に可変できる機能を有している。DC-DC電源（2）23、（3）24の各出力電圧は、「通常出力」時においては同電圧に設定しておけばよい。一方、各出力電圧の「マイナス可変」時においては、DC-DC電源（2）23のマイナス可変時の出力電圧が、DC-DC電源（3）24のマイナス可変時の出力電圧より相対的に高くなるように設定しておけばよい。また、メモリ21が通常動作モードで動作しているときは、DC-DC電源（3）24の出力電圧は「マイナス可変」にしておく。なお、各DC-DC電源（2）23、（3）24のマイナス可変

の電圧値はメモリ21の動作保証範囲内に設定されている。このような電圧可変については、一般的にDC-DCコンバータは出力電圧を上下調整するための専用端子を有しているので、この端子を利用すれば簡単な構成で出力電圧の上下可変機能は達成できる。

#### 【0063】

キャッシングメモリ14内のスイッチ27およびスイッチ28は、このキャッシングメモリ14のパッケージを給電システム1に活線挿抜する保守の際に使用する電源投入用のスイッチ（スロースタート機能付き）であるが、特にDC-DC電源（1）22、（2）23の入力側に接続したスイッチ27についてはスタンバイ電力を削減のために給電経路から切り離すスイッチとしても使用する。なお、これらのスイッチ27およびスイッチ28は、バックアップ動作モードにおいてはバックアップ制御回路29により制御されるが、通常動作モードにおいては図示しない動作制御回路により制御されている。

#### 【0064】

また、給電システム1を構成する、ディスクアダプタ12、チャネルアダプタ13、キャッシングスイッチ15などの各パッケージについても、給電システム1に活線挿抜する保守の際に使用する電源投入用のスイッチ（SW：スロースタート機能付き）が入力側に接続され、各パッケージの内部に設けられたDC-DC電源を通じて必要な電圧に変換され、周辺回路に供給される。なお、これらのパッケージにおいても、各スイッチは、通常動作モード、バックアップ動作モードにおいては、図示しないパッケージ内の動作制御回路により制御されている。

#### 【0065】

このような給電システム1においては、たとえば電圧値の一例として、商用電源から交流の200Vの電圧が供給され、AC-DC電源16により直流の56Vに変換される。また、バッテリ17からは直流の54Vが供給される。これらのAC-DC電源16あるいはバッテリ17の出力電圧は、それぞれダイオード18、19を介して、ハードディスクドライブ11、ディスクアダプタ12、チャネルアダプタ13、キャッシングメモリ14、キャッシングスイッチ15にそれぞれ供給される。

#### 【0066】

そして、キャッシングメモリ14に供給されたAC-DC電源16あるいはバッテリ17の出力電圧は、スイッチ27を介して、DC-DC電源（1）22に供給され、このDC-DC電源（1）22により12Vの電圧に変換される。さらに、DC-DC電源（1）22の出力電圧は、DC-DC電源（2）23に供給され、このDC-DC電源（2）23により2.5Vの電圧に変換され、そしてメモリ21に供給される。また、キャッシングメモリ14に供給されたAC-DC電源16あるいはバッテリ17の出力電圧は、別の経路で、スイッチ28を介して、DC-DC電源（3）24に供給され、このDC-DC電源（3）24により2.5Vの電圧に変換され、そしてメモリ21に供給される。このメモリ21に供給される電圧は変更可能であり、たとえば電圧値の一例として、DC-DC電源（2）23のマイナス可変時の出力電圧は2.5V-3%、DC-DC電源（3）24のマイナス可変時の出力電圧は2.5V-5%に設定される。

#### 【0067】

また、キャッシングメモリ14内において、スイッチ27を介してDC-DC電源（4）25に供給された電圧は、このDC-DC電源（4）25により12Vに変換され、内部の周辺回路に供給される。また、DC-DC電源（5）26に供給された電圧は、このDC-DC電源（5）26により3.3Vに変換され、バックアップ制御回路29に供給される。

#### 【0068】

次に、図2、3により、本実施の形態のRAIDシステムにおける給電システムの動作を説明する。なお、図2は状態S1～S6のタイミングチャートを示し、図3は図2に続く状態S7～S12のタイミングチャートを示す。

#### 【0069】

まず、給電システム1の商用電源3が停電して障害が発生すると、RAIDシステムで

はAC-DC電源16の出力電圧（V1）の低下により、このAC-DC電源16に冗長接続されたバッテリ17から給電が始まり、給電電圧がバッテリ17の電圧（V2）以下となった時点で所定時間だけ状態監視を続けて、停電の状態を見極めてからディステージ処理を開始する（状態S1～S2）。このとき、給電電圧が所定時間内にAC-DC電源16の出力電圧値に復帰すればディステージ処理へは移行しない。このディステージ処理とは、停電時においても、キャッシングメモリ14のデータをハードディスクドライブ11へ格納することである。

#### 【0070】

さらに、ディステージ処理が開始されて、チャネルアダプタ13が上位CPU2の切り離しを行った後、キャッシングメモリ14内のメモリ21のデータがハードディスクドライブ11へ格納された時点でディステージ処理が完了する。このディステージ処理中において、ディスクアダプタ12、チャネルアダプタ13、キャッシングスイッチ15などの各パッケージは、それぞれ自身の処理が終了した時点で、スタンバイ電力の削減のために順次、それぞれのスイッチをオフにして給電経路から切り離し、最終的に給電経路にはキャッシングメモリ14だけが残るように制御して、ディステージ処理終了後はキャッシングメモリ14の動作モードをバックアップ動作モードに切り換える（状態S3）。このバックアップ動作モードとは、停電時においても、キャッシングメモリ14内のメモリ21のデータが揮発しないように、バッテリ17からの給電により電圧を供給し続けてデータを保持することである。

#### 【0071】

一方、キャッシングメモリ14内のメモリ21へ給電においては、DC-DC電源（2）23の出力電圧が通常の出力電圧に設定されているのに対し、DC-DC電源（3）24は出力電圧がマイナス可変されているため、DC-DC電源（1）22およびDC-DC電源（2）23からなる経路でメモリ21へ給電が行われ、停電発生→ディステージ処理完了→メモリのバックアップ動作モード切り換えまでの状態遷移においても、メモリ通常動作モード専用のDC-DC電源（2）23の経路から給電を継続する（状態S1～S3）。このとき、DC-DC電源（3）24はプリバイアス現象によりスイッチング動作が停止している。このプリバイアス現象とは、電源出力端子に外部から電圧が与えられてしまうようなアプリケーションにおいて、出力端子の電圧をフィードバック制御して自身の出力電圧を一定に制御する電圧制御が休止（スイッチング停止）してしまう現象である。

#### 【0072】

そして、キャッシングメモリ14のバックアップ動作モード切り換え終了後、メモリバックアップ動作モード専用のDC-DC電源（3）24からの給電経路への切り替え操作に移る。以下に、そのDC-DC電源（3）24からの給電経路への切り替え操作手順を示す。

#### 【0073】

まず、最初の操作手順として、DC-DC電源（2）23の出力電圧設定を通常設定からマイナス可変して出力電圧設定値を下げるが、DC-DC電源（2）23の出力電圧設定はDC-DC電源（3）24の出力電圧設定よりも高いため、メモリ21への給電はDC-DC電源（2）23側から継続して行われ、メモリ21の給電電圧はDC-DC電源（2）23のマイナス可変電圧値になる（状態S4）。

#### 【0074】

続いて、DC-DC電源（3）24の出力電圧設定をマイナス可変状態から通常設定へ切り換える。これにより、DC-DC電源（3）24の電圧制御のターゲットはDC-DC電源（2）23のマイナス可変の電圧設定よりも高い値にセットされるため、DC-DC電源（3）24はスイッチング停止状態からスイッチングが再開して、メモリ21への給電電圧はDC-DC電源（3）24の通常出力電圧値になり、このとき、給電経路はDC-DC電源（2）23からメモリバックアップ動作モード専用のDC-DC電源（3）24に切り換わる（状態S5）。この際に、DC-DC電源（3）24の出力電流には、DC-DC電源（2）23への流出電流が現れる。

**【0075】**

最後に、DC-DC電源(1)22の入力側のスイッチ27をオフにして、不要なメモリ通常動作モード専用のDC-DC電源(2)23による電源系のスタンバイ電力をカットし、バッテリ17の消費電流を限界まで低減してバックアップ動作モードへの切り換え操作を完了する(状態S6)。

**【0076】**

そして、バッテリ17の消費電流がゼロになる前に商用電源3を復帰させ、AC-DC電源16を再起動させ、このAC-DC電源16の再起動後に、DC-DC電源(1)22の入力側のスイッチ27をオンにしてメモリ通常動作モード専用のDC-DC電源(2)23を起動させる(状態S7～S9)。

**【0077】**

以降は、前記と同様の動作により、メモリ通常動作モード専用のDC-DC電源(2)23からの給電経路への切り換え操作に移り、まず、DC-DC電源(3)24の出力電圧設定を通常設定からマイナス可変して出力電圧設定値を下げてメモリ21への給電をDC-DC電源(2)23から継続して行い、続いて、DC-DC電源(2)23の出力電圧設定をマイナス可変状態から通常設定へ切り換えてメモリ21への給電経路をDC-DC電源(3)24からメモリ通常動作モード専用のDC-DC電源(2)23に切り換える(状態S10～S11)。

**【0078】**

さらに、ディスクアダプタ12、チャネルアダプタ13、キャッシュスイッチ15などの各パッケージは、それぞれのスイッチをオンにして給電経路に接続し、キャッシュメモリ14の動作モードをメモリ通常動作モードに切り換える(状態S12)。

**【0079】**

このメモリ通常動作モードにおける基本的な動作は、以下の通りである。たとえば、基本的な書き込み動作は、まず上位CPU2からの命令をチャネルアダプタ13が受け取り、そのことを図示しない共有メモリに登録する。さらに、上位CPU2からの書き込みデータをキャッシュメモリ14内のメモリ21に格納する。そして、チャネルアダプタ13は、書き込みデータの格納が終わると、上位CPU2に対して命令実行の終了を報告する。この時点で、書き込みデータはハードディスクドライブ11には記録されていない。

**【0080】**

また、ディスクアダプタ12は、常時、共有メモリの内容を監視しており、現在、ハードディスクドライブ11に対して仕事を持っていないディスクアダプタ12が、チャネルアダプタ13が先に共有メモリに登録した、書き込み命令を発見して実行に入る。そして、ディスクアダプタ12は、共有メモリの登録内容に従ってキャッシュメモリ14内のメモリ21から書き込みデータを取り出し、ハードディスクドライブ11に書き込む。

**【0081】**

一方、基本的な読み出し動作は、まず上位CPU2からの命令をチャネルアダプタ13が受け取り、そのことを共有メモリに登録する。さらに、ディスクアダプタ12は、常時、共有メモリの内容を監視しており、現在、ハードディスクドライブ11に対して仕事を持っていないディスクアダプタ12が、チャネルアダプタ13が先に共有メモリに登録した、読み出し命令を発見して実行に入る。そして、ディスクアダプタ12は、共有メモリの登録内容に従ってハードディスクドライブ11からデータを読み出し、キャッシュメモリ14内のメモリ21に格納する。

**【0082】**

また、チャネルアダプタ13は、共有メモリの監視により、目的のデータがキャッシュメモリ14内のメモリ21に格納されたことを確認し、データをキャッシュメモリ14内のメモリ21から取り出して上位CPU2に転送する。

**【0083】**

このように、上位CPU2からの書き込みデータは、キャッシュメモリ14に一旦書き込まれてからハードディスクドライブ11へ格納される。このとき、キャッシュメモリ1

4に格納されたデータはすぐにハードディスクドライブ11へ書き込み処理する必要はない、RAIDシステムの稼動状況に応じて処理を行えばよい。また、キャッシングメモリ14からハードディスクドライブ11へデータの書き込みが行われてなくても、上位CPU2からはキャッシングメモリ14に一時的に格納されたデータをアクセスして読み出せばよく、さらには、キャッシングメモリ14はハードディスクドライブ11に比べてアクセス速度が速いために、上位CPU2からは高速のデータアクセスが行える利点もある。

#### 【0084】

このような給電システム1の動作においては、たとえば各状態間の時間の一例として、S1とS2の間は60s、S2とS3の間は600s、S3とS4の間は10ms、S4とS5の間は10ms、S5とS6の間は10ms、にそれぞれ設定され、この状態S1から状態S7までは停電時間となる。また、停電復帰後の状態S7以降は、S7とS8の間は10s、S8とS9の間は1500ms、S9とS10の間は300ms、S10とS11の間は10ms、S11とS12の間は10ms、にそれぞれ設定される。このように、一連の状態遷移は比較的ゆっくりとした時間で実現できるため、感度の高い制御回路は不要である。

#### 【0085】

従って、本実施の形態の給電システム1によれば、以下のような効果を得ることができる。

#### 【0086】

(1) メモリ通常動作モード専用のDC-DC電源(2)23と、メモリバックアップ動作モード専用のDC-DC電源(3)24とを有し、このDC-DC電源(2)23とDC-DC電源(3)24とを切り換えて、通常動作モードのときはDC-DC電源(2)23から給電し、バックアップ動作モードのときはDC-DC電源(3)24から給電することで、キャッシングメモリ14の動作モードに応じて最適な電源から給電を行うことができる。

#### 【0087】

(2) メモリ通常動作モード専用のDC-DC電源(2)23には高速応答型のDC-DCコンバータを使用し、メモリバックアップ動作モード専用のDC-DC電源(3)24には高電力効率型のDC-DCコンバータを使用することにより、通常動作モードにおけるセルフリフレッシュ、集中リフレッシュ時の大電流かつ急峻な電流変化に対しては、高速応答型のDC-DC電源(2)23が給電するため、キャッシングメモリ14への給電を電圧変動が少なく安定にすることができ、またバックアップ動作モードにおける小電流供給時は、高電力効率型のDC-DC電源(3)24が給電をまかうことで、バッテリ17の電力消費を減らすことができる。

#### 【0088】

さらに、通常動作モードには高速応答型のDC-DC電源(2)23を使用しているため、従来の給電システムでは不可欠であった大容量コンデンサを必要とせず、コストを削減することができ、またバックアップ動作モードにおいてもバッテリ17の消費電力が削減できるので、バッテリ17の容量的にもコストの削減が可能となる。

#### 【0089】

(3) キャッシュメモリ14のメモリ21への給電経路の切り換えにおいて、選択しようとするDC-DC電源の出力電圧を、選択しないDC-DC電源の出力電圧よりも相対的に高い値になるように意図的に電圧可変操作することにより、選択しようとするDC-DC電源の動作が停止しないようにすることで、選択側のDC-DC電源においてはプリバイアス現象の影響がなく、安定した給電経路の切り換えを行うことができる。すなわち、通常動作モードからバックアップ動作モードへの切り換えにおいては、DC-DC電源(3)24の出力電圧をDC-DC電源(2)23の出力電圧よりも高い値に設定し、またバックアップ動作モードから通常動作モードへの切り換えにおいては、DC-DC電源(2)23の出力電圧をDC-DC電源(3)24の出力電圧よりも高い値に設定することで、プリバイアス現象の影響がなくなる。

**【0090】**

なお、本実施の形態では、電圧可変操作をマイナス可変する方法で説明しているが、給電経路の切り換えにおいて、前述の選択される電源の出力電圧と選択されない電源の出力電圧の関係が守られていれば、プラス可変操作の方法でも同様に安定した給電経路の切り換えを行うことができる。すなわち、通常動作モードからバックアップ動作モードへの切り換えにおいては、DC-DC電源（3）24の出力電圧をプラス可変してDC-DC電源（2）23の出力電圧よりも高い値に設定し、またバックアップ動作モードから通常動作モードへの切り換えにおいては、DC-DC電源（2）23の出力電圧をプラス可変してDC-DC電源（3）24の出力電圧よりも高い値に設定することで、プリバイアス現象の影響がない切り換えが実現できる。

**【0091】**

さらに、上記の意図的なマイナス可変、プラス可変による電圧可変操作によって給電電圧が変化するものの、動作原理的には極わずかな電圧可変を行えばよいため、メモリ21の動作保証電圧範囲を考慮すれば給電電圧精度は非常に良いものとなり、電圧変動が少ない電圧精度の高い給電を実現することができる。

**【0092】**

(4) メモリバックアップ動作モード専用のDC-DC電源（3）24から給電しているとき、メモリ通常動作モード専用のDC-DC電源（2）23の入力側に設けたスイッチ27をオフにして、DC-DC電源（2）23の動作を停止することで、バックアップ動作モード時のバッテリ17の消費電流を削減することができ、またバッテリ17の容量も少なくすることができる。すなわち、不要なメモリ通常動作モード専用のDC-DC電源（2）23による電源系のスタンバイ電力をカットすることで、バッテリ17の消費電流を低減することができるので、バッテリ17のコスト削減が可能となる。

**【0093】**

なお、本実施の形態では、ディステージ処理の終了後におけるキャッシュメモリ14のデータバックアップ切り換えについて説明したが、データロストに関する対処として、ユーザがディステージ処理ではなく、キャッシュメモリ14のデータバックアップのみを選択するならば、バッテリ電力容量（バッテリ搭載数）は大幅に減らすことが可能である。このように、キャッシュメモリ14のデータバックアップだけであれば、図2、3において状態S1～S3までのバッテリ消費電流（バッテリ電力容量）が不要になり、コスト削減が可能となる。

**【0094】**

(5) RAIDシステムにおける給電システムに適用することで、キャッシュメモリ14の通常動作モードにおいても、また停電時のバックアップ動作モードにおいても、安定したメモリ給電を行うことができるので、データ格納の信頼性が高いRAIDシステムを構築することができる。

**【0095】****(実施の形態2)**

図4および図5、6により、本発明の記憶装置を適用した実施の形態2のRAIDシステムにおける給電システムの構成および動作の一例を説明する。図4は、本実施の形態のRAIDシステムにおける給電システムを示す構成図である。図5、6は、本実施の形態のRAIDシステムにおける給電システムの動作を示すタイミングチャートである。

**【0096】**

まず、図4により、本実施の形態のRAIDシステムにおける給電システムの構成を説明する。

**【0097】**

本実施の形態のRAIDシステムにおける給電システム1aは、前記実施の形態1と同様に、上位CPU2、商用電源3に接続され、ハードディスクドライブ（HDD）11、ディスクアダプタ（DKA）12、チャネルアダプタ（CHA）13、キャッシュメモリ（CACHE）14a、キャッシュスイッチ（CSW）15や、AC-DC電源16、バ

ツテリ17などから構成され、前記実施の形態1との相違点は、キャッシングメモリ14a内の構成が異なる点である。

#### 【0098】

すなわち、本実施の形態において、キャッシングメモリ14aには、前記実施の形態1と同様の、メモリ(DRAM)21、DC-DC電源(1)22、(3)24～(5)26、スイッチ(SW1)27、(SW2)28に加えて、スイッチ(SW3)(第2接続手段)31、電圧監視回路(監視手段)32が備えられ、またDC-DC電源(2)23a、電圧可変制御回路30aを有するバックアップ制御回路29aは前記実施の形態1とは異なる機能を持っている。

#### 【0099】

すなわち、DC-DC電源(2)23aは、前記実施の形態1と同様の、メモリ通常モード動作専用の電源であり、大電流・高スルーレートの過渡負荷変化に対応した高速応答型であることに加えて、プリバイアス現象が生じない特殊なアーキテクチャを使用したDC-DCコンバータが用いられている。また、DC-DC電源(3)24は、前記実施の形態1と同様の、メモリバックアップ動作モード専用の電源であり、データバックアップ時の低消費電流に合わせて電力効率が高い高電力効率型のDC-DCコンバータが使用される。

#### 【0100】

さらに、DC-DC電源(2)23aのみ、前記実施の形態1と同様に、電源外部のバックアップ制御回路29a内の電圧可変制御回路30aからの指令により電圧をマイナス側に可変できる機能を有している。また、DC-DC電源(3)24の電圧可変機能は不要であり、出力電圧の設定はDC-DC電源(2)23aの通常出力電圧と同じでよい。

#### 【0101】

また、キャッシングメモリ14a内には、DC-DC電源(3)24の出力とメモリ21の給電端子との間にスイッチ31が設けられており、DC-DC電源(3)24から給電を行うときのみ、このスイッチ31をオンに制御する。このスイッチ31のオン／オフは、バックアップ制御回路29aにより制御される。さらに、DC-DC電源(3)24の出力電圧は、電圧監視回路32により監視されている。

#### 【0102】

なお、他の構成および機能は、前記実施の形態1と同じであるので、ここでの詳細な説明は省略する。

#### 【0103】

次に、図5、6により、本実施の形態のRAIDシステムにおける給電システムの動作を説明する。なお、図5は状態S1～S6のタイミングチャートを示し、図6は図5に続く状態S7～S12のタイミングチャートを示す。

#### 【0104】

本実施の形態の動作遷移において、停電発生→メモリ動作モード切り換えまでの遷移は、前記実施の形態1の経過と同じであるので、以下、バックアップ動作モードへのメモリ給電経路の切り換え動作を説明する。

#### 【0105】

まず、キャッシングメモリ14aが通常動作モードで動作している際は、メモリ21に対しては通常動作モード専用のDC-DC電源(2)23aからの給電が行われている。このとき、DC-DC電源(3)24は動作状態にあるものの、このDC-DC電源(3)24の出力側のスイッチ31がオフ状態にあるために給電は行われていない(状態S1～S3)。

#### 【0106】

続いて、DC-DC電源(2)23aの出力電圧設定を通常設定からマイナス可変してメモリ21への給電電圧値を下げた後、スイッチ31をオンにする。このとき、DC-DC電源(3)24の出力電圧設定値は、DC-DC電源(2)23aのマイナス可変の出力電圧設定よりも高いため、メモリ21への給電はメモリバックアップ動作モード専用の

DC-DC電源(3)24から給電されることになり、その結果、メモリ21への給電電圧はDC-DC電源(3)24の出力電圧値になる(状態S4～S5)。この時、DC-DC電源(2)23aはプリバイアス動作になるが、特殊なアーキテクチャの電源のためにスイッチング動作(電源電圧制御)は停止しない。ただし、DC-DC電源(2)23aは、DC-DC電源(3)24からの電流吸い込みモードで動作し、待機状態におかれること。

#### 【0107】

最後に、DC-DC電源(1)22の入力側のスイッチ27をオフにして、不要なメモリ通常動作モード専用のDC-DC電源(2)23aによる電源系のスタンバイ電力をカットし、バッテリ17の消費電流を限界まで低減してバックアップ動作モードへの切り換え操作を完了する(状態S6)。

#### 【0108】

そして、バックアップ動作モードから通常動作モードへの給電経路の切り換えはスイッチ31をオフにすることで行われ、最終的にはDC-DC電源(2)23aの出力電圧をマイナス可変状態から通常設定へ戻せばよい(状態S7～S12)。他の操作は、前記実施の形態1と同様である。

#### 【0109】

従って、本実施の形態の給電システム1aによれば、前記実施の形態1の(1)～(5)の効果に加えて、以下のような効果を得ることができる。

#### 【0110】

(1)～(5)前記実施の形態1と同様である。

#### 【0111】

(6)メモリバックアップ動作モード専用のDC-DC電源(3)24の出力電圧の電圧監視回路32を設け、このDC-DC電源(3)24の出力にスイッチ31を接続しているので、メモリ通常動作モード専用のDC-DC電源(2)23aから給電するとき、スイッチ31をオフにしてDC-DC電源(3)24の出力電圧を電圧監視回路32により監視することで、事前にキャッシングメモリ14aのデータロストを防止することができるため、データの信頼性を向上させることができる。すなわち、スイッチ31のオフ状態による通常動作中において、DC-DC電源(3)24のヘルスチェックが行えるため、キャッシングメモリ14aの使用を禁止してデータロストを事前に回避することも可能になり、信頼性の高いシステムを構築することができる。

#### 【0112】

なお、前記実施の形態1では、DC-DC電源(2)23とDC-DC電源(3)24の出力端子同士が常にコモン接続されているため、バックアップ動作モード専用のDC-DC電源(3)24の動作状態はチェックできないが、本実施の形態のようにスイッチ31を有する構成においてはそれが可能となる。

#### 【0113】

以上、本発明者によってなされた発明を実施の形態に基づき具体的に説明したが、本発明は前記実施の形態に限定されるものではなく、その要旨を逸脱しない範囲で種々変更可能であることはいうまでもない。

#### 【0114】

たとえば、前記実施の形態1および2においては、キャッシングメモリ14のデータバックアップについて説明しているが、本発明を用いて、図示していない共有メモリのデータバックアップを行ってもよい。

#### 【産業上の利用可能性】

#### 【0115】

本発明の記憶装置は、ハードディスクドライブなどの記憶デバイスが冗長性を持つように配置されているRAIDシステムに適用され、このRAIDシステムにおける給電技術に好適である。

#### 【図面の簡単な説明】

**【0116】**

【図1】本発明の実施の形態1のR A I Dシステムにおける給電システムを示す構成図である。

【図2】本発明の実施の形態1のR A I Dシステムにおける給電システムの動作を示すタイミングチャートである。

【図3】本発明の実施の形態1のR A I Dシステムにおける給電システムの動作（図2に続く）を示すタイミングチャートである。

【図4】本発明の実施の形態2のR A I Dシステムにおける給電システムを示す構成図である。

【図5】本発明の実施の形態2のR A I Dシステムにおける給電システムの動作を示すタイミングチャートである。

【図6】本発明の実施の形態2のR A I Dシステムにおける給電システムの動作（図5に続く）を示すタイミングチャートである。

【図7】本発明の実施の形態に対する比較例のR A I Dシステムにおける給電システムを示す構成図である。

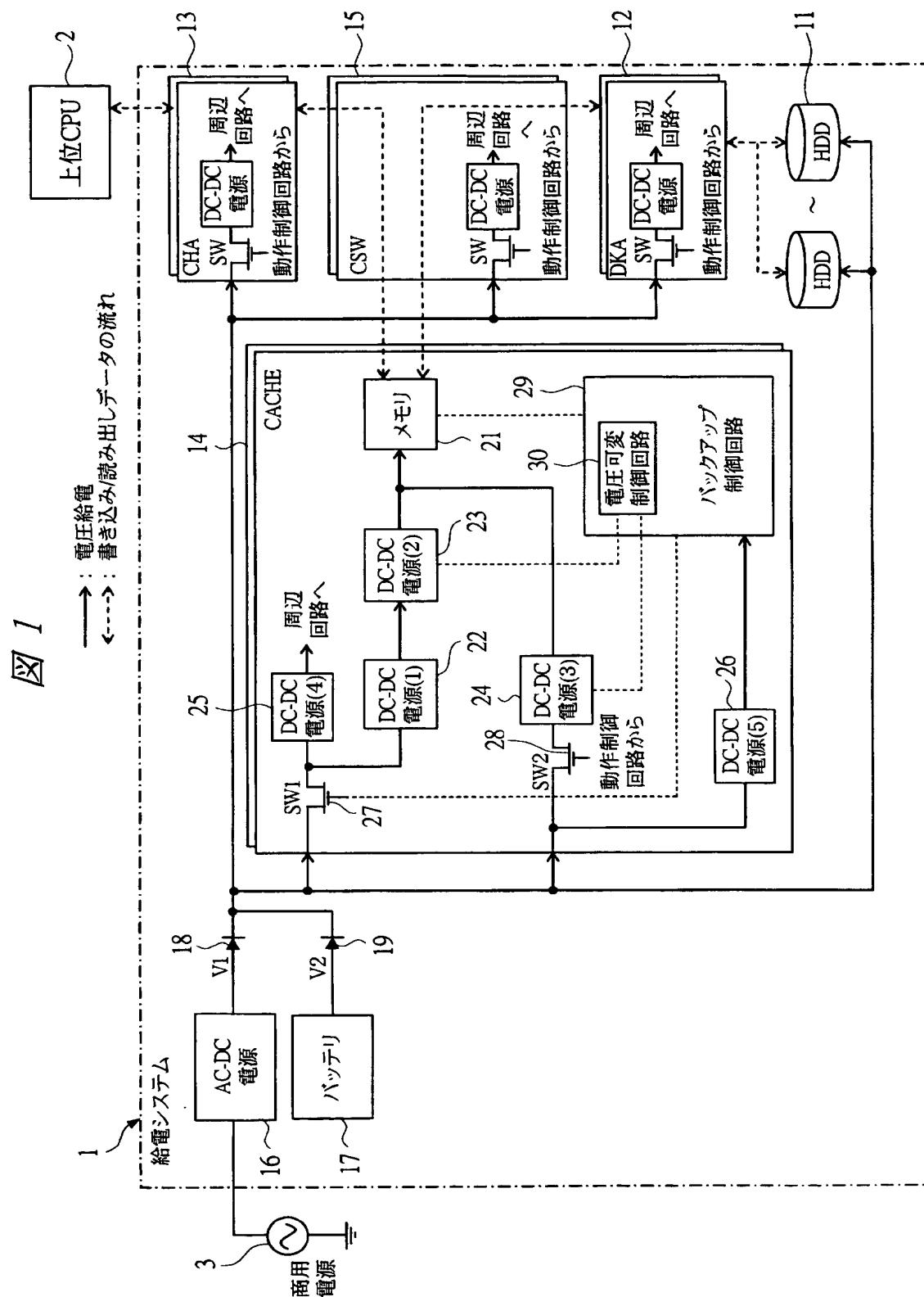
【図8】(a)～(e)は本発明の実施の形態に対する比較例のR A I Dシステムにおける給電システムにおいて、DC-DC電源の負荷電流に対する出力電圧の関係を示す波形図である。

【図9】本発明者が検討した従来のR A I Dシステムにおける給電システムを示す構成図である。

**【符号の説明】****【0117】**

1, 1 a, 5 1, 6 1…給電システム、2…上位C P U、3…商用電源、1 1…ハードディスクドライブ、1 2…ディスクアダプタ、1 3…チャネルアダプタ、1 4, 1 4 a, 5 2, 6 2…キャッシュメモリ、1 5…キャッシュスイッチ、1 6, 6 3～6 6…A C -D C電源、1 7, 6 7…バッテリ、1 8, 1 9…ダイオード、2 1, 5 3, 7 1…メモリ、2 2～2 6, 2 3 a, 5 4～5 6, 6 8, 6 9…D C -D C電源、2 7, 2 8, 3 1, 5 7, 5 8…スイッチ、2 9, 2 9 a…バックアップ制御回路、3 0, 3 0 a…電圧可変制御回路、3 2…電圧監視回路、7 2…給電切換制御回路。

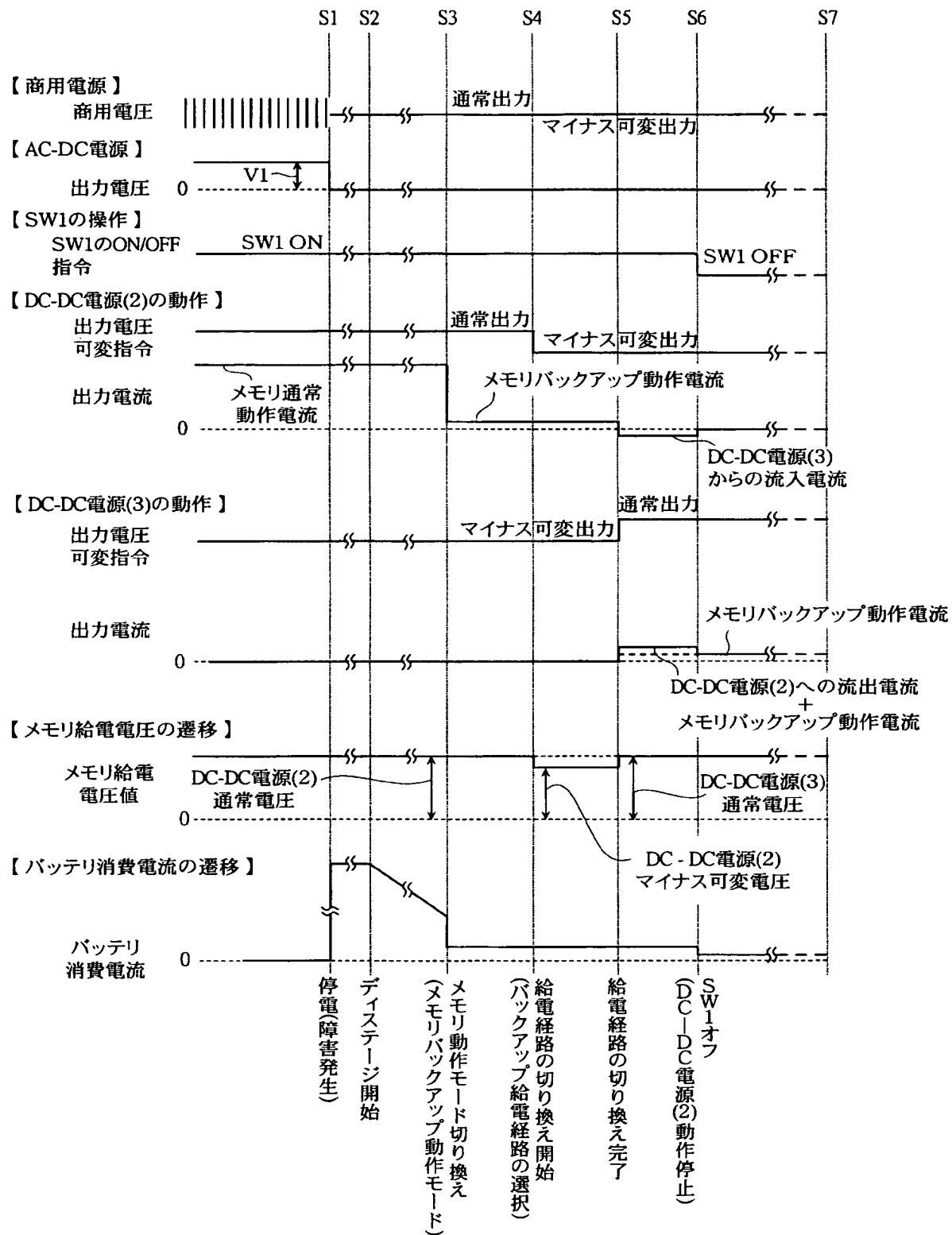
【書類名】 図面  
【図 1】



11: ハードディスクドライブ  
12: ディスクアダプタ  
13: チャネルアダプタ  
14: キャッシュメモリ

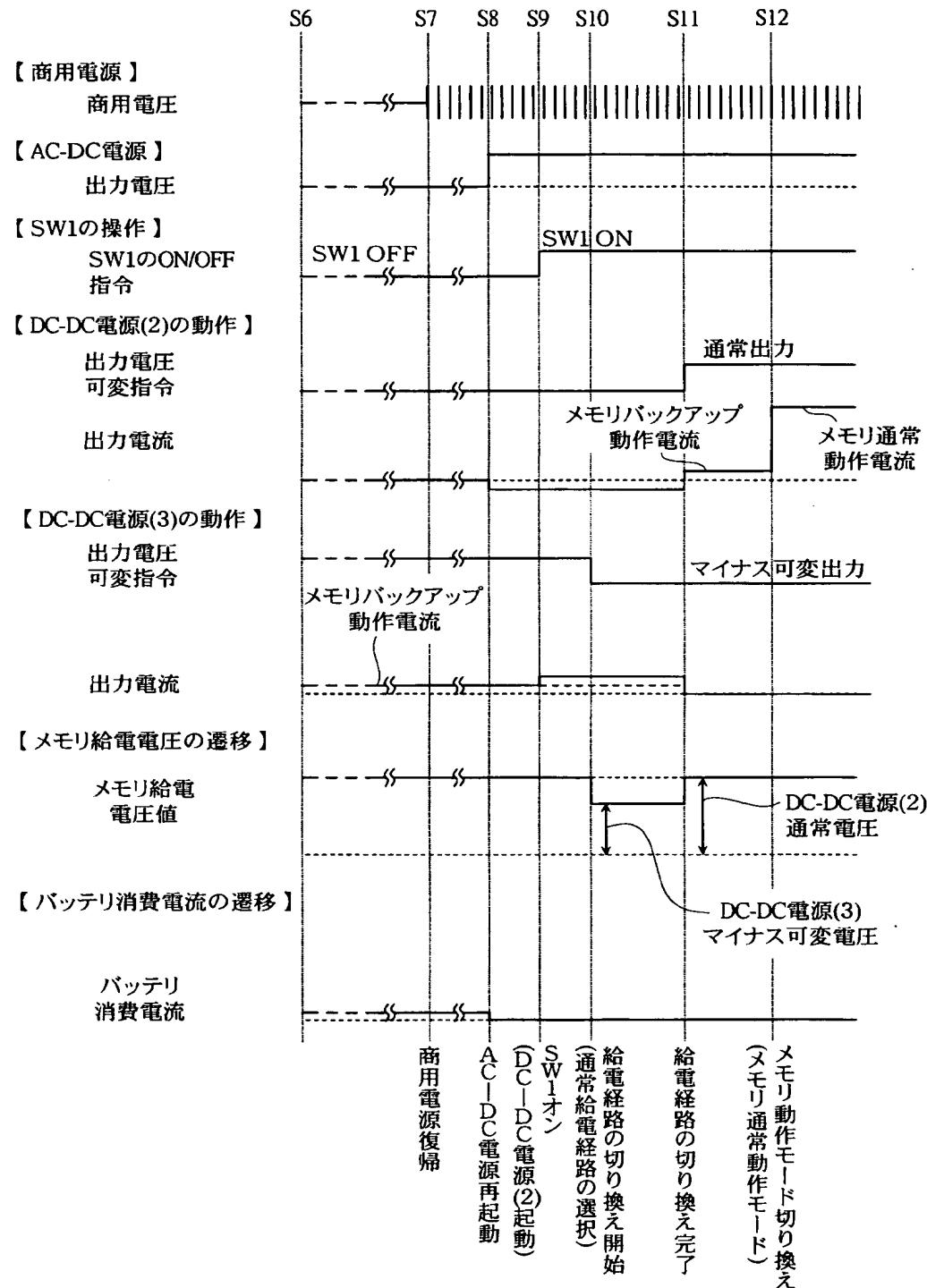
【図2】

図2

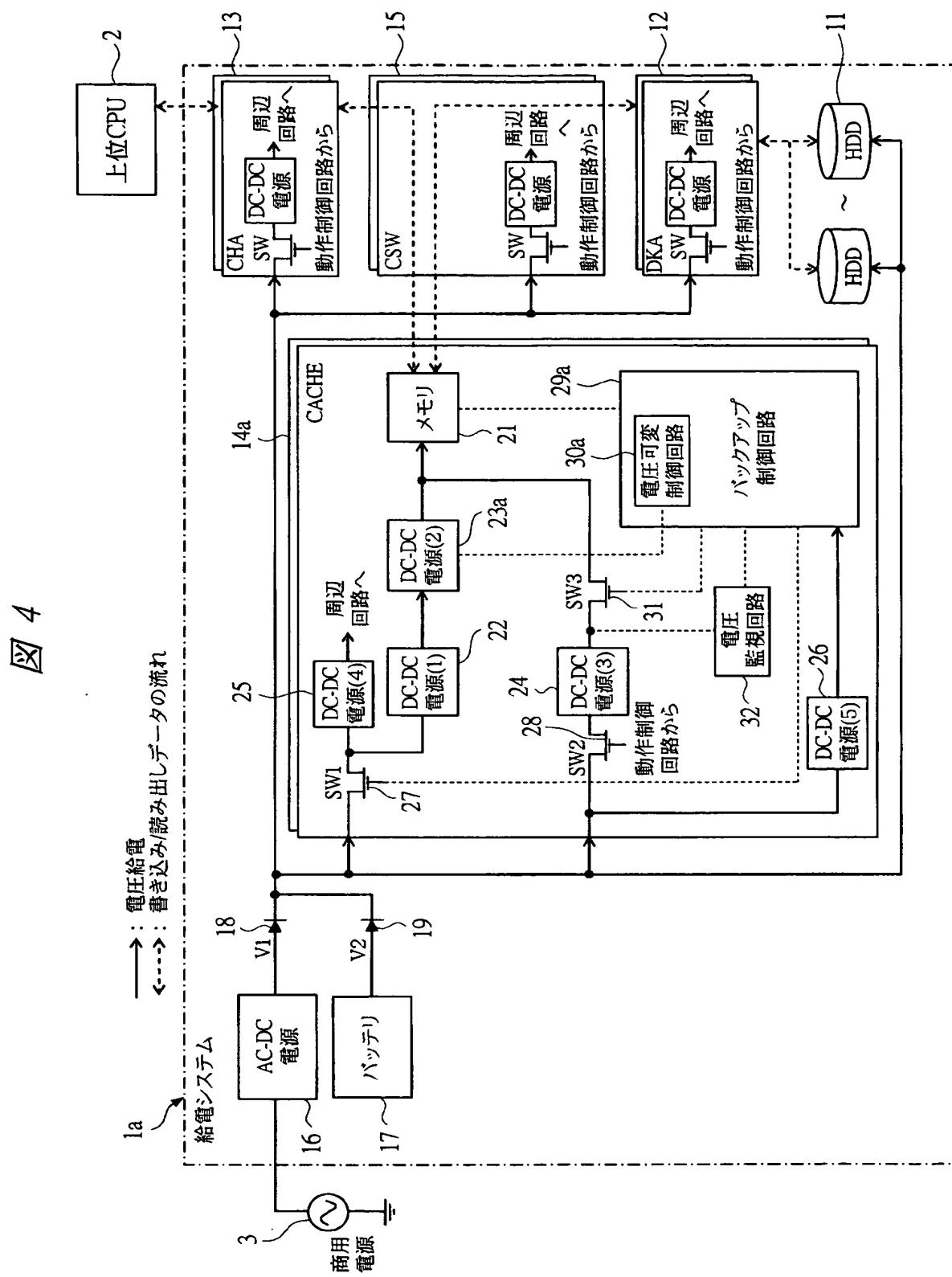


【図3】

図 3

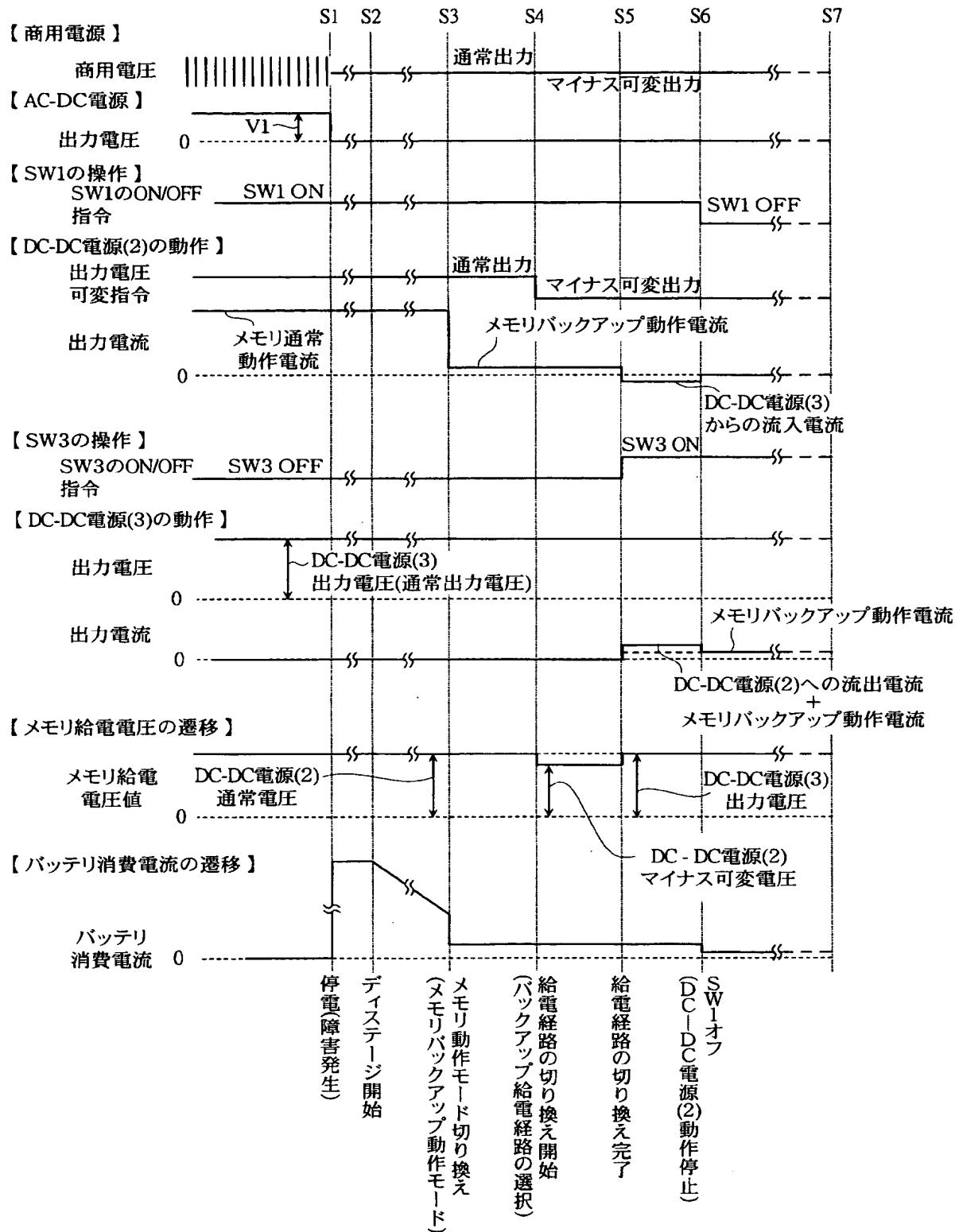


【図4】

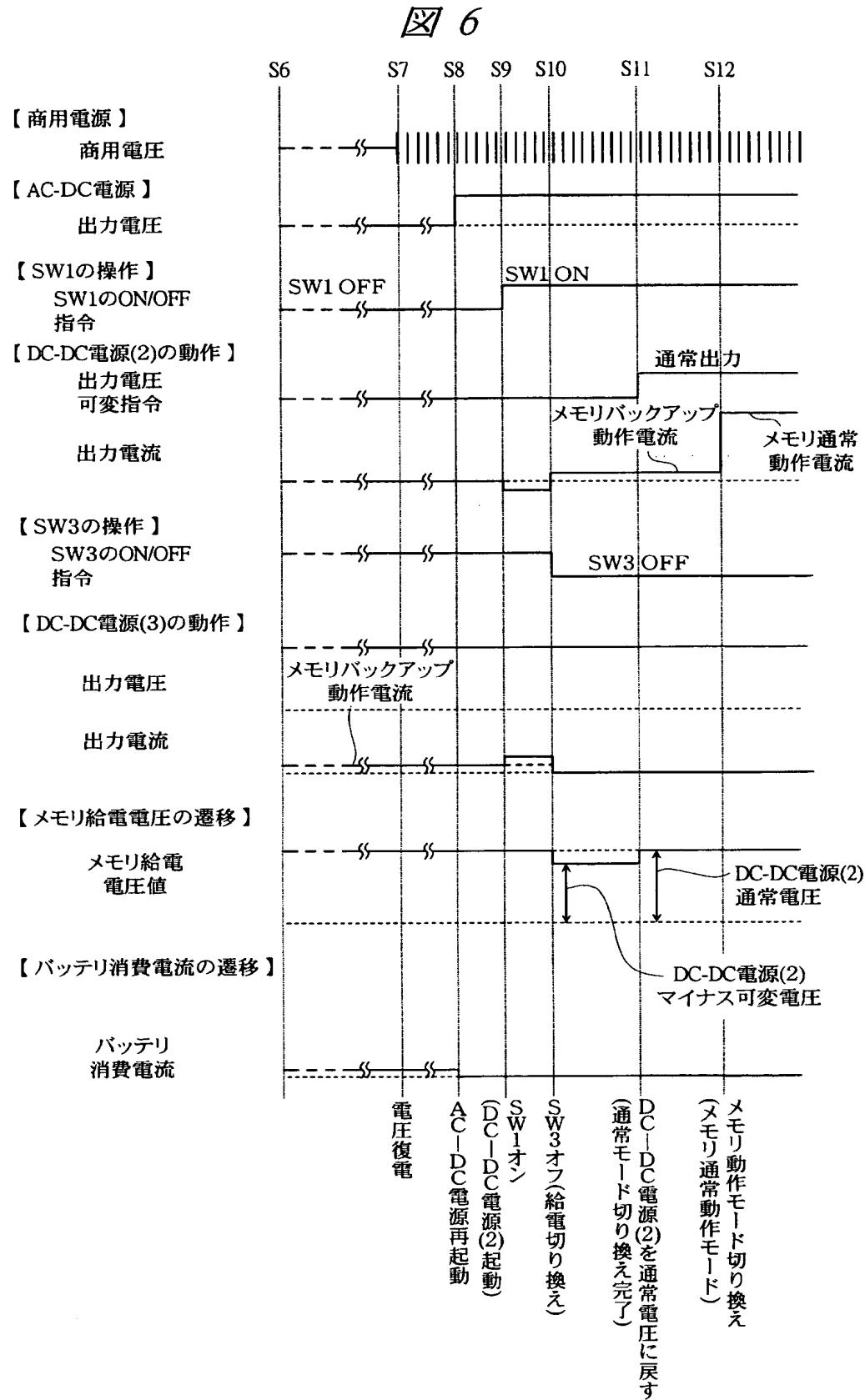


【図 5】

図 5

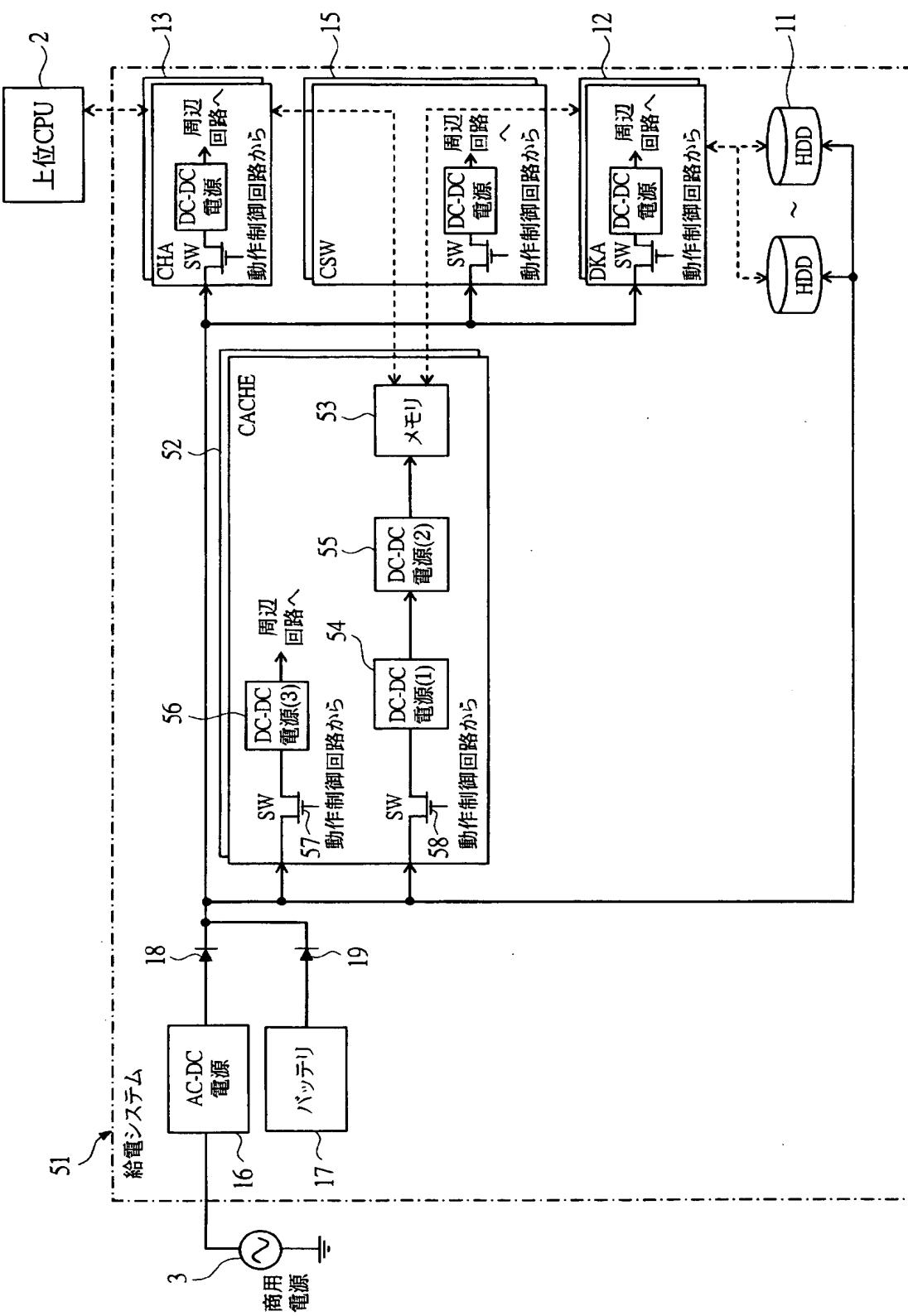


【図6】



【図7】

図7



【図8】

図 8

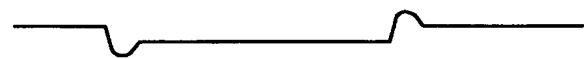
(a)

負荷電流



(b)

出力電圧



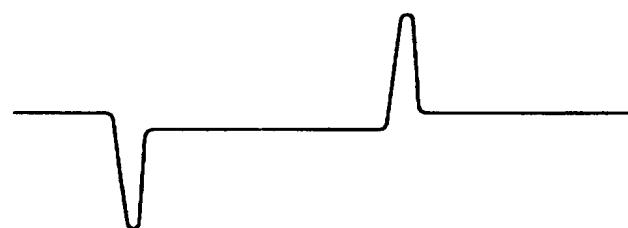
(c)

負荷電流



(d)

出力電圧

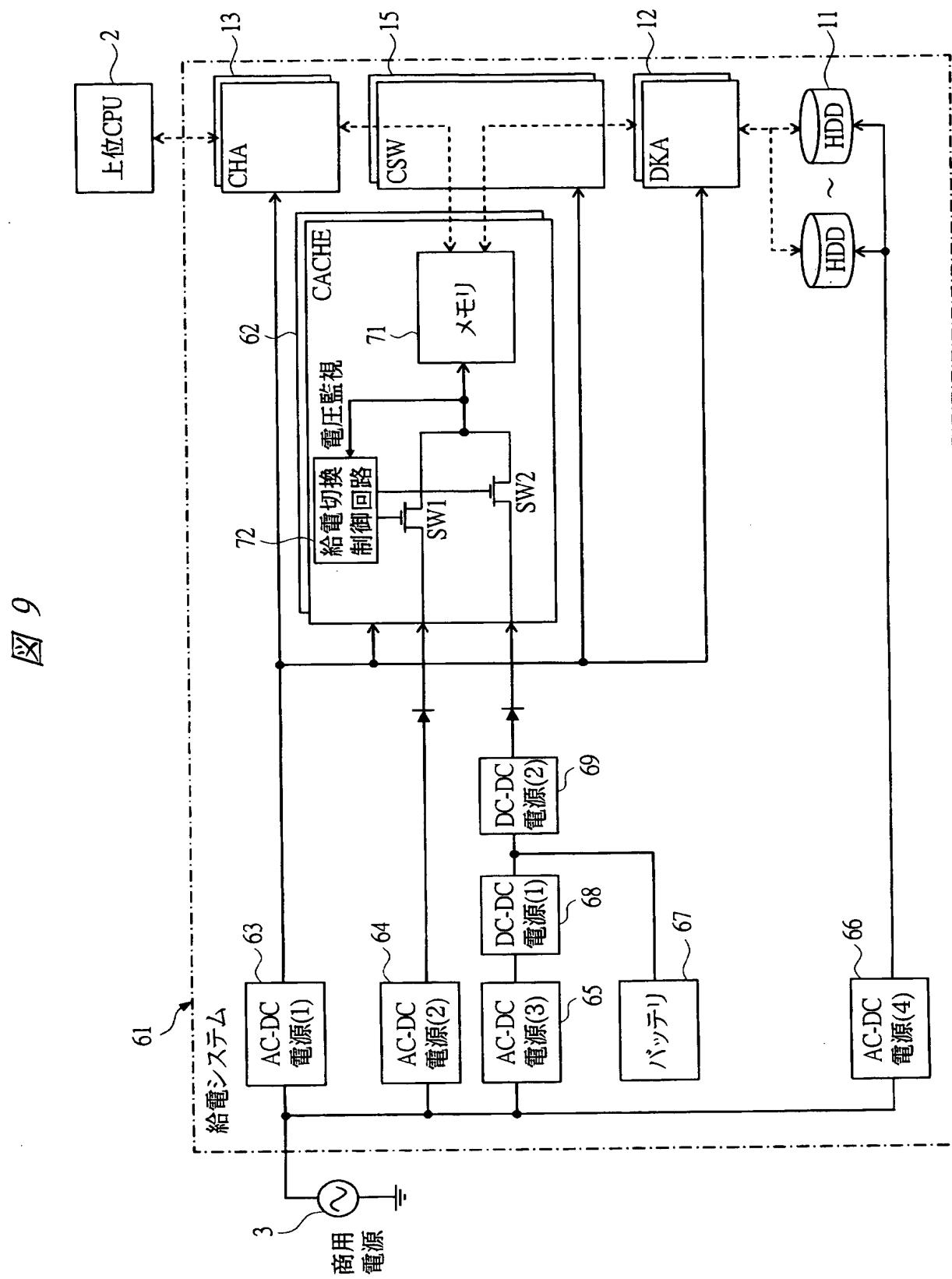


(e)

出力電圧



【図9】



【書類名】要約書

【要約】

【課題】 キャッシュメモリの動作モードに応じて最適な電源から給電を行うことができ、特に安定した給電経路の切り換えを行うことができるとともに、電圧変動が少ない電圧精度の高い給電を実現することができる記憶装置の給電技術を提供する。

【解決手段】 ハードディスクドライブ11、ディスクアダプタ12、チャネルアダプタ13、キャッシュメモリ14などを有するRAIDシステムにおける給電システム1であって、キャッシュメモリ14に対してデータを書き込み／読み出しする通常動作モードの電圧をキャッシュメモリ14に供給するDC-DC電源(2)23と、キャッシュメモリ14に格納されているデータを保持するバックアップ動作モードの電圧をキャッシュメモリ14に供給するDC-DC電源(3)24とを有し、キャッシュメモリ14の動作モードに応じてこれらの電源を切り換えて給電する。

【選択図】 図1

特願 2004-038599

出願人履歴情報

識別番号 [000005108]

1. 変更年月日 1990年 8月31日

[変更理由] 新規登録

住所 東京都千代田区神田駿河台4丁目6番地  
氏名 株式会社日立製作所